

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-313192

(43)Date of publication of application : 09.11.1999

(51)Int.Cl.

H04N 1/028

H04N 1/19

(21)Application number : 11-073816

(71)Applicant : RYU TOTAL

(22)Date of filing : 18.03.1999

(72)Inventor : RYU TOTAL

(30)Priority

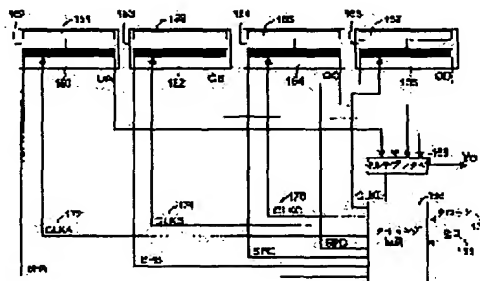
Priority number : 98 45509 Priority date : 20.03.1998 Priority country : US

(54) DETECTION MODULE FOR ACCELERATING SIGNAL READING FROM PICTURE SENSOR

(57)Abstract:

PROBLEM TO BE SOLVED: To accelerate speed of reading signals from picture sensors by connecting outputs for forming a scan signal interleaved with a series of control signals obtained from a sensor signal through the use of multiple parallel reading paths for simultaneously forming several segmented outputs from the picture sensors.

SOLUTION: Four reading paths 162-165 are formed of local video buses 150, 152, 154 and 156 and switch arrays 151, 153, 155 and 157. The four reading paths 162-165 can make responses so that the partial picture element signal of respective picture sensors are read. The four local video buses 150, 152, 154 and 156 simultaneously generate the four segmented scan signals DA-OD and generate signals Vo interleaved through a multiplexer 158. The capacity of a peculiar capacitor, which is generated from the respective switch arrays 151, 153, 155 and 157, reduces.



LEGAL STATUS

[Date of request for examination] 17.05.2000

[Date of sending the examiner's decision of rejection] 27.08.2002

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The clock signal which has a picture sensor and the; clock cycle T is answered. It is combined with the timing circuit and; picture sensor which generate two or more control signals. It consists of a read-out path of a large number which generate the scanning signal with which the same number was segmented, and a multiplexer which has the input of; same number. As for a control signal, only a clock cycle T is delayed, respectively. each read-out path, respectively It is independently controlled by one of the control signals, and one of the segmented scanning signals is generated. Each of this input receives one of the segmented scanning signals. A multiplexer is a detection module which samples the scanning signal which answered the clock signal and was continuously segmented since the scanning signal which it interleaved was generated and which accelerates signal read-out speed.

[Claim 2] The detection module according to claim 1 which contains further the sequencing processor which rearranges into the usual scanning signal the scanning signal which it interleaved.

[Claim 3] It is the detection module according to claim 1 with which a picture sensor has two or more optical detectors, and each optical detector generates a 1-pixel signal, respectively.

[Claim 4] A picture sensor is a detection module according to claim 3 which is the two-dimensional array of an optical detector.

[Claim 5] A picture sensor is a detection module according to claim 3 which is the one-dimensional array of an optical detector.

[Claim 6] It is the detection module according to claim 5 with which each read-out path has a switch array and a local video bus, a switch array has two or more read-out switches, the each is combined with a local video bus, and each read-out switch in each switch array is combined with each of the optical detector in a picture sensor, respectively.

[Claim 7] Each read-out path is a detection module according to claim 6 which generates the scanning signal segmented by turning on the read-out switch in it one by one, respectively, respectively.

[Claim 8] Each read-out path contains the shift register which consists of two or more memory cells, and each memory cell is a detection module of a pixel signal according to claim 5 which receives one, respectively from an optical detector.

[Claim 9] Each shift register is a detection module according to claim 6 which answers one of the control signals and carries out the shift-out of each pixel signal of memory serially so that each one of the segmented scanning signals may be generated.

[Claim 10] Have N optical detectors divided into M virtual groups, and each of a virtual group has K optical detectors. The clock signal which has the picture sensor which is $K=N/M$, and the; clock cycle T is answered. M segmented scanning signals The timing circuit which generates M control signals; respectively M read-out paths generated independently; It consists of a multiplexer which has M inputs. As for a control signal, only a clock cycle T is delayed relatively respectively continuously. Have the period of T/M and each M read-out paths are combined with one of the M virtual groups, respectively. It is controlled by one of the control signals from a timing circuit, and one of the M segmented scanning signals is generated. Each of the input of these M individuals receives one of the M segmented scanning signals. A multiplexer is a detection module which accelerates the signal read-out speed which answers a clock signal, respectively and samples M segmented scanning signals continuously since the scanning signal which it interleaved is generated.

[Claim 11] The detection module according to claim 10 which contains further the sequencing processor which rearranges into the usual scanning signal the scanning signal which it interleaved.

[Claim 12] The local video bus connecting with one of the M inputs of a multiplexer; the detection module respectively corresponding to one of the virtual groups of M individual of M read-out paths which consist of K read-out switches which combine a local bus with one of the one optical detector [N] of M virtual groups, respectively according to

claim 10.

[Claim 13] It is the detection module according to claim 12 which generates a pixel signal when each of N optical detectors is ******(ed) by light, and has a $K \cdot T$ cycle so that a local video bus may receive K pixel signals from each K optical detector and one of the M segmented scanning signals may next be generated.

[Claim 14] K read-out switches are detection modules according to claim 13 turned on one by one by one of the control signals from a timing circuit, respectively in order to read K pixel signals to a local bus.

[Claim 15] It is the detection module according to claim 10 with which a pixel signal is generated when each of N optical detectors is ******(ed) by light, each of M read-out paths corresponding to one of the M virtual groups consists of M shift registers combined with the picture sensor, and each of M shift registers is controlled independently by one of the control signals.

[Claim 16] For each of K memory cells, each of M shift registers is a detection module holding the pixel signal from one of N optical detectors according to claim 15 including K memory cells.

[Claim 17] M shift registers are detection modules according to claim 16 which generate one of the scanning signals segmented by carrying out the shift-out of the pixel signal from one of the K memory cells to everything but K memory cells with Clock T.

[Claim 18] Each of M shift registers is a detection module according to claim 17 which has a $K \cdot T$ cycle so that the shift-out of the K pixel signals may be carried out and one of the M segmented scanning signals may next be generated.

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[The technical field to which invention belongs] this invention generates two or more outputs in parallel about monochrome and a color scan system from two or more detection segments which correspond to a detail more, and it relates to the scanning mechanism which combines two or more outputs so that the signal read-out speed from a scanning mechanism may be increased after that.

[0002]

[Description of the Prior Art] There is application of many of optical scanners required in order to change into the electronic format which can analyze, distribute and archive the object based on a text and paper like a graphic later. One of the most popular optical scanners is a flat-bed scanner changed into the picture which may be used in order to make a web page for the object containing a photograph and paper and to make optical character recognition. Since it is arranged between a keyboard and a computer monitor in order to offer a scanning means, or it unites with a keyboard, other optical scanners are the so-called cut sheet feeder type scanners which do not become obstructive sufficiently small. Most optical scanners are called a picture scanner when the output is a general digital image format.

[0003] A picture scanner contains the detection module which generally changes the target optical scan into an electronic picture. A detection module consists of a lighting system, optical system, a picture sensor, and an output circuit. A lighting system is used in order to illuminate the object by which a scan is carried out. Optical system turns to a picture sensor the light reflected for the scan, and it is used in order to make it focus on it. A picture sensor consists of two or more photodiodes or photograph capacitors which generate the pixel signal which detected light and is proportional to it, and is called an optical detector below. Therefore, a corresponding pixel signal is generated by the picture sensor when the reflected light focuses on it, and a pixel signal is processed by the subsequent system, and since it memorizes, an output circuit is used so that it may be changed into a suitable format.

[0004] A picture sensor is the form of a complementary metal oxide semiconductor (CMOS) or charge coupled devices (CCD), and is carried out by either the one-dimensional array or the two-dimensional array. Operation of a picture sensor often consists of two processings, the first, it is optical accumulation (integration) processing and the second is read-out processing. In optical accumulation processing, each optical detector catches the incident-light child of the reflected light, and records the amount of these whole photon as a charge or a pixel signal. The mask of the optical detector is carried out after optical accumulation processing, and the further photon is not caught by that cause, but an optical detector starts read-out processing in the meantime, and the pixel signal memorized by each optical detector in the meantime is read to a data bus or a video bus through a read-out path, respectively. A read-out path is middle-processing which conveys a pixel signal to a data bus. In the case of CMOS, it reads more at a detail, and a path is a switch array which consists of two or more read-out switches for each combining one of the optical detectors with a data bus. The pixel signal of an optical detector is read by reading and switching on in a data bus one by one. When there are N optical detectors in a picture array, in order for N read-out switches to read, and to be in a path, to turn on the switch of 1, to read one pixel signal to a data bus and to read that a sensor clock signal starts [1 clock-cycle], therefore all the N pixel signals, it cuts in N clock cycle of a sensor clock signal. In the case of CCD, it reads, and a path is a shift register. A shift register consists of a memory cell of the number of the optical detectors of a picture sensor, and the same number, and each memory cell holds the 1-pixel signal from each optical detector. A pixel signal is dumped by the shift register combined in parallel with it. Next, 1 pixel of pixel signals in a shift register is serially shifted from the memory cell of 1 to others at a time at once from a register to a data bus. If it puts in another way, N optical detectors exist in a picture array, and when one clock cycle is required, in order to read N-pixel all to reading a 1-pixel signal, it will cut in N clock cycle. N is a usually large number in fact, and read-out time is proportional to N. Since the pixel signal read is increased, the method often used is increasing the clock cycle of a sensor clock signal.

[0005] Many flatbeds and sheet-feed scanners use the single dimension picture sensor. This needs to be mutually moved so that the scan of the scanning object may be completely carried out for either of the picture sensors for a scan. A scanning object is the sheet which has the size of the standard which is 8.5 inch x 11 inch, and when the acquired picture is 300 dots per inch (300dpi), and the edge of paper is taken into consideration, at least 2550 or more are required for N. When a scanner is possible for color reproduction, the multiple-times scan of the same scanning object is carried out, and read-out time becomes longer. For example, Scan Although it takes 1.5 msec in order that contact picture sensor module simian-virus351A4C marketed may carry out the scan of the line of 9 inch width of face from vision by 300dpi to a gray picture, it takes 7.5ms to carry out the scan of the same thing to a color picture. When the size for a scan is long, the accumulation time to the whole picture becomes long notably. Although read-out time decreases by increasing the clock cycle of a sensor clock signal and being got, read-out speed is restricted by the internal mechanism of a read-out path as a matter of fact. Much parallel read-out switches form the capacitor of a big capacity unescapable, and this delays the charge speed of the amplifier notably, when a pixel signal is reinforced by latter signal amplifier. Many memory cells in a shift register cause degradation in the shift to others [memory cell / of 1 / of a pixel signal]. Therefore, since it reads without needing the high-speed picture sensor which cost requires, and speed is increased, the big needs to the detection module which can realize the sensor clock signal which has a high clock cycle exist.

[0006]

[Problem(s) to be Solved by the Invention] The purpose of this invention is to offer a general solution which reinforces the capacity of the usual picture sensor, in order to use a high clock signal, since the signal read-out speed from a picture sensor is increased.

[0007]

[Means for Solving the Problem] this invention was made by research of the above-mentioned problem, and application to a high resolution scanner. When it is applied so that the high resolution picture to which the high clock cycle signal carried out the scan of the object by invention indicated may be formed, pixel read-out time improves notably. The scanner marketed now receives remarkable delay, when picture resolution reaches a certain value in spite of the impressed high clock cycle signal according to the internal mechanism of the read-out path in a detection module. The detection module of this invention combines an output, in order to form the scanning signal which it interleaved under a series of control signals which used many parallel read-out paths in order to form simultaneously the output by which some were segmented from the picture sensor, therefore were obtained from the sensor clock signal. The composition of the output segmented by some parallel using the timing of a sensor clock signal is the bottom-shift from the conventional read-out in a picture detection module, and while signal read-out speed is increased notably, it does not have the additional demand to a higher sensor clock signal.

[0008] The indicated detection module consists of a timing-control circuit which generates the control signal of the picture sensor which generates a pixel signal, the read-out path of a large number which generate the scanning signal segmented from the pixel signal, the multiplexer which combines the segmented scanning signal, and a large number obtained from the sensor clock signal. A picture sensor consists of two or more optical detectors, and it is divided equally [it is desirable and] to a virtual group, and the pixel signal of; each virtual group is read simultaneously, and is read by one of the paths. According to one feature of this invention, a read-out path is the switch array combined with the local video bus, each switch array has two or more read-out switches, and each read-out switch combines one optical detector with each local video bus, respectively. Being controlled by the sequence of a control signal, being continuously turned on, in order to read each pixel signal of the optical detector of the virtual group of 1 to each local video bus at the clock cycle speed of a control signal, in order that the read-out switch of each switch array may form the scanning signal with which 1 was segmented, namely, passing through it is permitted. Since the scanning signal which it interleaved is generated continuously, all the segmented scanning signals are multiplexed by the multiplexer.

[0009] It reads according to other features of this invention, and a path is a shift register. Each of a shift register consists of two or more memory cells, and the number of the memory cells in each shift register is the same as the number of the optical detectors in each virtual group. Since the scanning signal which the pixel signal of the optical detector of each virtual group was dumped by the memory cell, respectively, and was segmented is generated simultaneously, because starts a shift from the cell of 1 to others by each of a shift register, the scanning signal of the same number as the number of shift registers exists. A multiplexer receives each scanning signal from a shift register and a multiplexer, multiplexes a scanning signal sequentially under control of a timing-control circuit, and generates the perfect scanning signal which it interleaved.

[0010] In addition, the pixel of the scanning signal which interleaved the sequence (order) circuit is rearranged into the usual scanning signal. According to one example of this invention, it has a picture sensor and the; clock cycle T. It is combined with the timing circuit and; picture sensor which generate two or more control signals. It consists of a read-

out path of a large number which generate the scanning signal with which the same number was segmented, and a multiplexer which has the input of; same number. Each read-out path is independently controlled by one of the control signals, respectively. Generate one of the segmented scanning signals, and each of this input receives one of the segmented scanning signals. The detection module which accelerates the signal read-out speed which samples the scanning signal which answered the clock signal and was segmented continuously since a multiplexer generates the scanning signal which it interleaved is offered.

[0011] Therefore, the purpose of this invention is to offer a general solution which reinforces the capacity of the usual picture sensor, in order to use a high clock signal, since the signal read-out speed from a picture sensor is increased.

[0012]

[Embodiments of the Invention] Other purposes of this invention are attained by the example of this invention obtained from explanation of the example indicated by the drawing below. These and other features of this invention, and an advantage become clearer by the claim and the following explanation with reference to a drawing below.

[0013] With reference to a drawing, an analogous sign shows analogous parts through some drawings. Drawing 1 shows the system of composition of this invention being carried out and getting. A sign 100 shows the processing or the scanner which changes the scanning object 102 based on paper into the corresponding picture 104. The scanning object 102 based on paper is a sheet including black and white like **, such as a text, a graphic, and a table, or the color-printed information. A picture 104 consists of two or more pixels, and each pixel is expressed from the dot to which the scanning object 102 corresponds by the numeric value showing the concentration of reflection of the light which reached on the sensor in a scanner 100. For example, the scanning object 102 based on paper is 8.5 inch x 11 inch paper, and the acquired picture 104 is 850x1100 pixels in size, it has a 8-bit format, and this means that inch square [for / 102 / a scan / each] expresses 100x100 pixels. inch square -- inch square [to which the scanning object 102 corresponds when all inner pixels are 255] -- white -- it is -- opposite -- inch square -- when all inner pixels are 0, inch square [to which the scanning object 102 corresponds] is black Having [namely,] a value between what pixels 0 and 255, gray scale express change of the content for [102] a scan. When a scanner 100 is possible for reappearance of a color, a picture 104 consists of three independent gray-scale pictures, and each usually expresses red, green, and blue intensity. A paraphrase expresses each dot for [102] a scan by the matrix of three on-the-strength values as shown in [12, 34,129]. A scanner 100 consists of the detection module 106, a latter-part digital disposal circuit 108, and work memory 110. In order to carry out this invention preferably by the detection module 106, therefore to make it other processors or hardware of a scanner 100 not block the feature of this invention unnecessarily, it has not indicated in detail.

[0014] The cross section of a typical detection module is shown with reference to drawing 2 . The color light source 114 supplies three different lighting like red, green, and a blue glow to the scanning object on cover glass 112. The scanning object which is not illustrated is a sheet arranged by turning a table down on cover glass 112 so that a scan side may be illuminated with the light source 114. Cover glass 112 is transparent, and a focus means is established so that the scan of the paper may be carried out appropriately. As the light source 114 is shown by the sign 116, when carrying out outgoing radiation of the light on paper, the light reflected from paper through cover glass 112 is turned to an optical lens 118, and this is the array of the micro (pillar or rod) lens of the inclined refractive index with which the one to one generally stood erect. this invention is unrelated to an optical lens and the light source. It is not restricted although the specific light source in this composition and use of a lens array simplify description of this invention. The picture sensor 120 which consists of an array of CMOS or a CCD device ***** optical detector under an optical lens 118 exists. An array is an one-dimensional array or a two-dimensional array, and is often called a linear sensor or an area sensor, respectively. Although the following explanation is due to the linear sensor, the principle of this invention it can apply equally also to a two-dimensional array similarly is clear to this contractor. An optical lens 118 collects the reflected lights on the optical detector which changes the intensity of the reflected light into the electrical signal with which the reflected light is expressed-like proportionally. An electronic signal is transmitted to the data bus 122 combined with the memory apparatus 110 through the connector 124 next.

[0015] In order to carry out the scan of the paper on cover glass 112 completely, paper and the picture sensor 120 must be moved so that it may counter mutually. At a flat-bed scanner, paper is maintained standing it still, and by one side, a picture sensor is driven so that it may move at the fixed speed along with paper. With a sheet-feed scanner, the picture sensor 120 is maintained standing it still, and is moved along with a picture sensor at the speed to which paper was fixed. In both cases, movement is made according to the movement mechanism which is not illustrated, and, thereby, scanning resolution is determined. It synchronizes by the sensor clock signal generated from VCO because determined the perpendicular direction resolution of the picture from which the speed of movement was obtained as putting in another way.

[0016] When the scan of the one line of paper is carried out, the paper on cover glass 112 has stood it still. After the

scan of the one line is carried out, as for paper, only one scan line moves forward according to a movement mechanism. It depends on a vertical definition for the distance which moves. When a color picture is generated, the light source 114 carries out outgoing radiation of the red light first. This red light is turned to paper and the reflected light focuses on the picture sensor 122 by the optical lens 118. The picture sensor 122 accumulates the reflected light and generates a series of pixel signals with which each expresses a pixel value. Next, one pixel is read to a data bus 122 one by one at once, and a connector 124 is connected to a memory apparatus like the memory 110 of drawing 1. Read-out processing is explained in detail by the following. The processing that it is the same after the scanning and processing to a red light is repeated to a respectively green light and a blue light.

[0017] A picture sensor has many optical detectors, namely, pixel read-out time becomes remarkable length when there are many pixels of one scan line. In order to understand the principle of this invention completely, the internal functional diagram of a detection module is shown in drawing 3. According to one example of this invention, the light source 114 consists of three light emitting diodes (Light Emitting Diode), is the diode of green 132, red 134, and blue 136, respectively, and is continuously controlled by each connector 138, 140, and 142 by "ON" signal, respectively. The diode of green 132, red 134, and blue 136 is turned on when "ON" signal which is suitable voltage is impressed to each connector 138, 140, and 142, and three on-the-strength pictures showing the red of the object by which the scan was carried out here, green, and a blue component are generated. To a monochromatic scan, only one of the Light Emitting Diode diodes is desirable, and green is turned on so that only the on-the-strength picture of 1 may occur. The rod-lens array 118 collects the reflected lights from a scanning object, and focuses it on the picture sensor 120. The picture sensor 120 consists of N optical detectors. Each optical detector collects the light on which it was projected during each accumulation processing at a it top, and generates a pixel signal. By completion of accumulation processing, each which was generated by the optical detector of 1 reads and is read to the video bus 139 one by one (sequentially) as a scanning signal through the switch array 140. The switch array 140 consists of a read-out switch of the same number as the number of the optical detectors of the picture array 120. Each read-out switch of realize [with the diode used as ON or "a flow"] is clear to this contractor, when suitable voltage is impressed over it. As shown in drawing, a scanning signal processor is combined with gain and the offset control circuit 142. A scanning signal is carried out in the processing which includes amplification and offset so that a request may be adjusted by gain and the offset control circuit 142.

[0018] When a picture sensor is CCD, replacement [shift register] is possible for the switch array 140. A shift register consists of a memory cell of the same number as the number of optical detectors 120. In the end of accumulation processing, a pixel signal is serially shifted from the memory cell of 1 to others by the clock cycle of 1, and generates the scanning signal of the video bus 139 following it.

[0019] Drawing 4 shows one example of this invention in printed-circuit-board (PCB) level, and refer to drawing 3 for this. Four read-out paths are shown with reference to 162, 163, 164, and 165, and each consists of the local video buses 150, 152, and 154 or 156 and switch arrays 151, 152, and 154, or 156. Each of four read-out paths can answer so that some pixel signals of a picture sensor may be read. If it puts in another way, a picture sensor will be virtually divided into four groups or a virtual group equally preferably, and the each will be combined with one of the read-out paths, therefore the video buses 150, 152, and 154 or 156 will be called a local bus. Four local video buses 150, 152, 154, and 156 generate simultaneously four scanning signals segmented, respectively, and they are combined so that the scanning signal in the usual video bus as shown in drawing 3 with a sign 139 which it interleaved may be generated.

[0020] In the case of CCD, four read-out paths 162, 163, 164, and 165 are realizable again using four shift registers. Although it is based when using a local video bus and a switch array in the following drawings in the case of CMOS in order to explain the feature of this invention plainly, when the following explanation is CCD, being applied like a shift register is clear to this contractor.

[0021] Each of four read-out paths 162, 163, 164, and 165 can be shown in drawing 3, and the operation was explained. Each local video buses 150, 152, 154, and 156 are combined with each switch array, and this consists of the equal number of read-out switches preferably. For example, M read-out paths exist and the each has M equal to the total of the light sensitive cell in a picture sensor which consists of K read-out switches and this K Hangs. When a picture array becomes a detail from 2700 optical detectors more, four read-out paths are used and each of four switch arrays has 675 read-out switches, each optical detector is combined only with the read-out switch of 1. The picture sensor virtually divided into four groups, i.e., four switch arrays, and four local buses is a special example for not meaning a limit of this invention and explaining this invention in instantiation.

[0022] When a picture sensor reads and a phase is started, all the charges of an optical detector are read, and are simultaneously read to four local buses through a switch, and the local video bus to write generates the segmented scanning signals OA, alumnus, OC, and OD, respectively. It connects with a multiplexer 158, and it is used in order that this may multiplex four segmented scanning signals OA, alumnus, OC, and OD one by one, and it is combined

with the gain and the offset control circuit which are not illustrated, and four segmented scanning signals OA, alumnus, OC, and OD showing four continuous segments of a scanning signal generate the signal Vo which is outputted to the usual video bus and which it interleaved.

[0023] Since the signal Vo which interleaved four segmented scanning signals OA, alumnus, OC, and OD is generated, before explaining how it multiplexes, in order to control four local video buses 150, 152, 154, and 156, it is necessary to explain four control signals obtained from a sensor clock signal, respectively. Drawing 5 shows the signal wave form of a lot. A sign 170 is a sensor clock signal which has a clock cycle T. It is clear to this contractor that the sensor clock signal 170 is obtained from the oscillator circuit of a scanner. Control signals CLKA172, CLKB174, CLKC176, and CLKD178 are obtained from the sensor clock signal 170, and each is regularly delayed by the clock cycle T shown with the edges 182, 184, 186, and 188 from which it gets down. It is shown in drawing that each clock cycle of a control signal is that [4 times] of the sensor clock signal 170. The timing circuit 166 of drawing 4 receives the sensor clock signal 170, and generates control signals CLKA172, CLKB174, CLKC176, and CLKD178. The counter by which many are marketed is used so that a timing circuit 166 may be realized, and it is preferably realized by the application-specific integrated circuit (ASIC). It is the scanning signal with which these were segmented from four local buses 150, 152, 154, and 156 of drawing 4 with reference to 190, 182, 194, and 196, respectively. Each control signal CLKA172, CLKB174, CLKC176, and CLKD178 gets down, and four switch arrays 51,153,155,157 answer an edge. One of such the edges is shown by 182, 184, 186, and 188. In order to read the pixel signal from each optical detector to each local bus 150, 152, 154, and 156, one of the read-out switch of the is turned on, and four scanning signals 190, 192, 194, and 196 segmented, respectively are acquired. Pixel signal read-out time, i.e., the time concerning generating the segmented scanning signal, is the time concerning the number of switch arrays being disregarded and turning on all the read-out switches of a switch array one by one.

[0024] With reference to drawing 4 , a timing circuit 170 generates four control signals CLKA172, CLKB174, CLKC176, and CLKD178, and each controls operation of four switch arrays independently, respectively. In addition, a timing circuit 170 sends the sensor clock signal 170, in order to control operation of a multiplexer 158. A multiplexer carries out the sample of one of the four scanning signals OA, alumnus, OC, and OD which came to all the going-up edges of the sensor clock signal 170. For example, the sample of the scanning signals OA, alumnus, OC, and OD is carried out at the rate of T one by one 183, 185, 187, and 189 of drawing 5 . In addition, the reading rate of the pixel signal from four local video buses is equal to each cycle T, in addition, the pixel signal of 1 is generated, and the capacity of the peculiar capacitor produced from each switch array decreases notably, and since this increases further the pixel read-out rate from a picture sensor, it becomes possible to impress a high system clock. the ** which does not need a high-speed picture sensor when a high sensor clock is impressed rather than it reads and a rate has the cycle of T/M, when being used, in order that the switch array of N light sensitive cells and M individuals exists, it may consist of a read-out switch of K individual, respectively and that it is [of the switch array of M individual] $K=N/M$ may generally hold the pixel signal from an optical detector in a picture sensor -- potential -- M twice -- it is improved and gets If it puts in another way, according to this invention, the usual picture sensor will become possible [using a higher sensor clock signal].

[0025] The read-out paths 162, 163, 164, and 165 of get [realize using four shift registers and] are clear to this contractor. Each of a register consists of a memory cell of the same number as each optical detector of the virtual group of a picture sensor. Instead of reading through the array of a read-out switch, a pixel signal is dumped by the memory cell, and since the scanning signals OA, alumnus, OC, and OD segmented next are generated, it is read to a data bus by shifting 1 pixel at a time at once.

[0026] The output Vo from a multiplexer is the scanning signal which it interleaved as mentioned above. Since the signal which it interleaved with reference to drawing 6 is generated, the processing from four read-out paths is shown as an example. Four read-out paths 202, 204, 206, and 208 exist, and each has five read-out switches, respectively. The label of the 20 pixels is carried out from the light sensitive cell to which it corresponds in a picture sensor one by one. The pixel of 20 to which a number was assigned in order expresses four segmented scanning signals from four read-out paths 202, 204, 206, and 208. By clock signal of itself like CLKA172, CLKB174, CLKC176, and CLKD178 of drawing 5 Four read-out paths 202, 204, 206, and 208 controlled with the downward edges 182, 184, 186, and 188 corresponding to drawing 5 , respectively When 1 pixel begins to be read at a time in the system clock cycle of 1 shown with the signs 183, 185, 187, and 189 to produce, the sample of the four inputs is carried out from OA one by one to OD, and a multiplexer 210 generates the signal 212 which it interleaved. The scanning signal which the second, the third, and the fourth pixel were obtained from the first pixel of the second, the third, and the fourth shift register for a start, therefore it interleaved is acquired for a start so that it may be shown by the pixel to which a number was assigned in drawing. It is difficult to visualize the scanning signal which it generally interleaved, and since the usual scanning signal 216 which reflects correctly what was caught with the optical detector is generated, the sequencing

processing 214 is used so that a pixel may be rearranged. It is clear to this contractor that rearrangement processing may be used by memory addressing in the latter-part signal processing 108 or the memory 110 of drawing 1 .

[0027] this invention has been indicated in detail enough by the specific example. Instantiation is benefited for the indication of the example of this invention, and without separating from the range and pneuma of this invention which are shown in a claim, this contractor carries out and it deals in many change of the combination of arrangement and parts, and a stage. Therefore, the range of this invention is not from one example, and it is depended and specified to a claim.

[Translation done.]

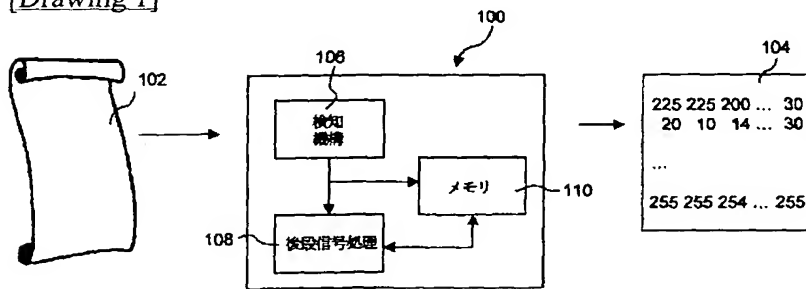
* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

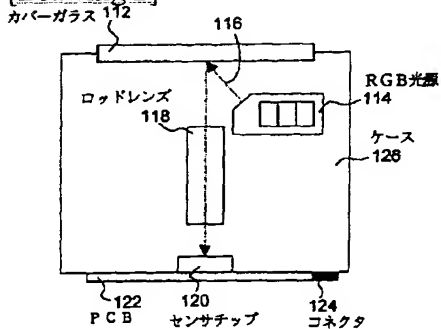
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DRAWINGS

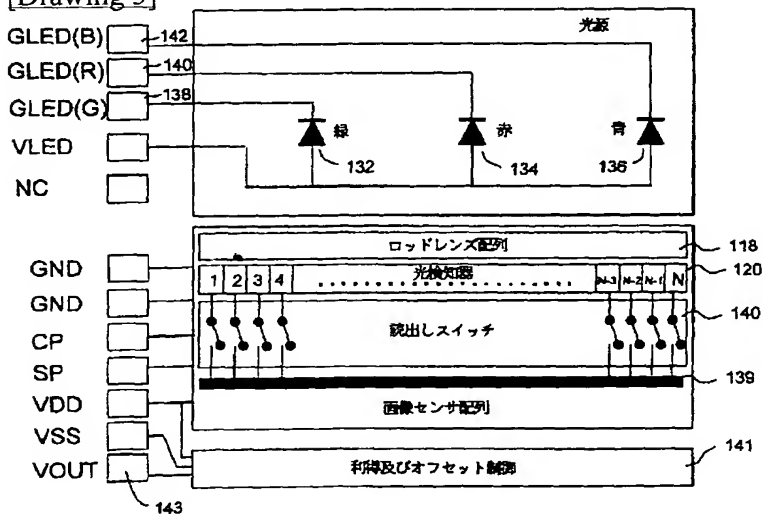
[Drawing 1]



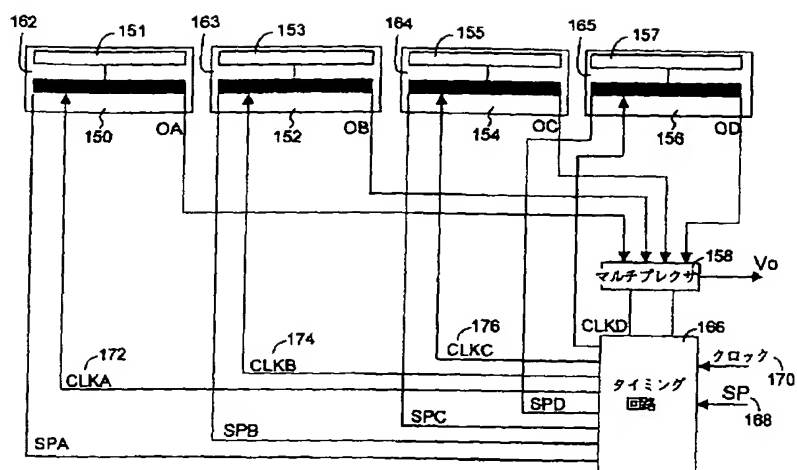
[Drawing 2]



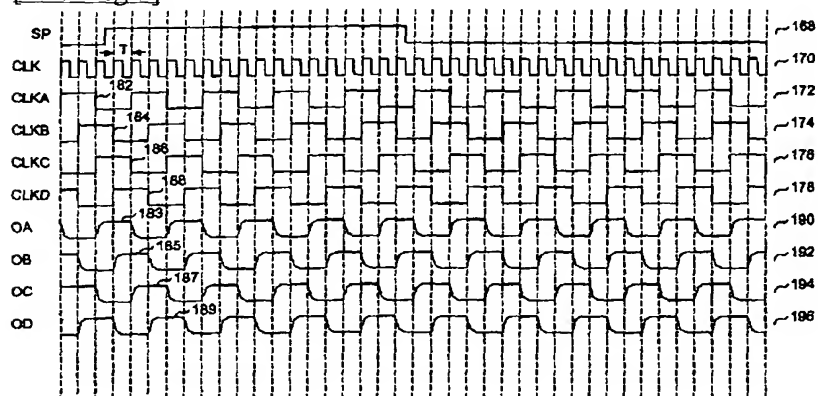
[Drawing 3]



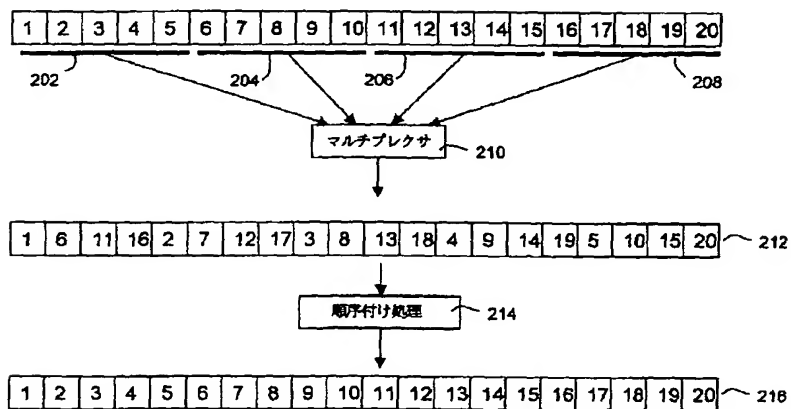
[Drawing 4]



[Drawing 5]



[Drawing 6]



[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CORRECTION or AMENDMENT

[Official Gazette Type] Printing of amendment by the convention of 2 of Article 17 of patent law.

[Section partition] The 3rd partition of the 7th section.

[Date of issue] June 8, Heisei 13 (2001. 6.8)

[Publication No.] JP, 11-313192, A.

[Date of Publication] November 9, Heisei 11 (1999. 11.9)

[**** format] Open patent official report 11-3132.

[Filing Number] Japanese Patent Application No. 11-73816.

[The 7th edition of International Patent Classification]

H04N 1/028

1/19

[FI]

H04N 1/028 A

C

1/04 103 Z

[Procedure revision]

[Filing Date] May 17, Heisei 12 (2000. 5.17)

[Procedure amendment 1]

[Document to be Amended] Specification.

[Item(s) to be Amended] Claim.

[Method of Amendment] Change.

[Proposed Amendment]

[Claim(s)]

[Claim 1] A picture sensor and;

The timing circuit and; which answer the clock signal which has a clock cycle T, and generate two or more control signals.

Much the read-out paths and; which generate the scanning signal with which it was combined with the picture sensor and the same number was segmented.

It consists of a multiplexer which has the input of the same number.

As for a control signal, only a clock cycle T is delayed, respectively.

Each read-out path is independently controlled by one of the control signals, respectively, and one of the segmented scanning signals is generated.

Each of this input receives one of the segmented scanning signals, and the scanning signal which answered the clock signal and was continuously segmented since a multiplexer generated the scanning signal which it interleaved is sampled.

The detection module which accelerates signal read-out speed.

[Claim 2] The detection module according to claim 1 which contains further the sequencing processor which rearranges into the usual scanning signal the scanning signal which it interleaved.

[Claim 3] It is the detection module according to claim 1 with which each read-out path has a switch array and a local

video bus, a switch array has two or more read-out switches, the each is combined with a local video bus, and each read-out switch in each switch array is combined with each of the optical detector in a picture sensor, respectively.

[Claim 4] It has N optical detectors divided into M virtual groups, and is the picture sensor and; of a virtual group which it has the optical detector of K individual, respectively, and are $K=N/M$.

The timing circuit and; which answer the clock signal which has a clock cycle T , and generate M control signals.

M read-out paths and; which generate M segmented scanning signals independently, respectively.

It consists of a multiplexer which has M inputs.

Only a clock cycle T is delayed relatively respectively continuously, and a control signal has the period of T/M .

Respectively, it is combined with one of the M virtual groups, each M read-out paths are controlled by one of the control signals from a timing circuit, and one of the M segmented scanning signals is generated.

It is the detection module which each of the input of these M individuals receives one of the M segmented scanning signals, and accelerates the signal read-out speed which a multiplexer answers a clock signal, respectively since the scanning signal which it interleaved is generated, and samples M segmented scanning signals continuously.

[Claim 5] The detection module according to claim 4 which contains further the sequencing processor which rearranges into the usual scanning signal the scanning signal which it interleaved.

[Claim 6] The local video bus and; connecting with one of the M inputs of a multiplexer.

It consists of K read-out switches which combine a local bus with one of the one optical detector [N] of M virtual groups, respectively.

The detection module respectively corresponding to one of the virtual groups of M individual of M read-out paths according to claim 4.

[Claim 7] It is the detection module according to claim 6 which generates a pixel signal when each of N optical detectors is $**(\text{ed})$ by light, and has a $K*T$ cycle so that a local video bus may receive K pixel signals from each K optical detector and one of the M segmented scanning signals may next be generated.

[Claim 8] K read-out switches are detection modules according to claim 7 turned on one by one by one of the control signals from a timing circuit, respectively in order to read K pixel signals to a local bus.

[Claim 9] It is the detection module according to claim 4 with which a pixel signal is generated when each of N optical detectors is $**(\text{ed})$ by light, each of M read-out paths corresponding to one of the M virtual groups consists of M shift registers combined with the picture sensor, and each of M shift registers is controlled independently by one of the control signals.

[Claim 10] For each of K memory cells, each of M shift registers is a detection module holding the pixel signal from one of N optical detectors according to claim 9 including K memory cells.

[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-313192

(43) 公開日 平成11年(1999)11月9日

(51) Int.Cl.⁶

H 0 4 N 1/028

識別記号

F I

H 0 4 N 1/028

A

C

1/19

1/04

1 0 3 Z

審査請求 未請求 請求項の数18 O L (全 9 頁)

(21) 出願番号 特願平11-73816

(22) 出願日 平成11年(1999)3月18日

(31) 優先権主張番号 0 4 5 5 0 9

(32) 優先日 1998年3月20日

(33) 優先権主張国 米国 (U S)

(71) 出願人 599037584

劉 東 泰

アメリカ合衆国, カリフォルニア州

94539 フレモント, ロックウッド・アヴ

ェニユ 2446

(72) 発明者 劉 東 泰

アメリカ合衆国, カリフォルニア州

94539 フレモント, ロックウッド・アヴ

ェニユ 2446

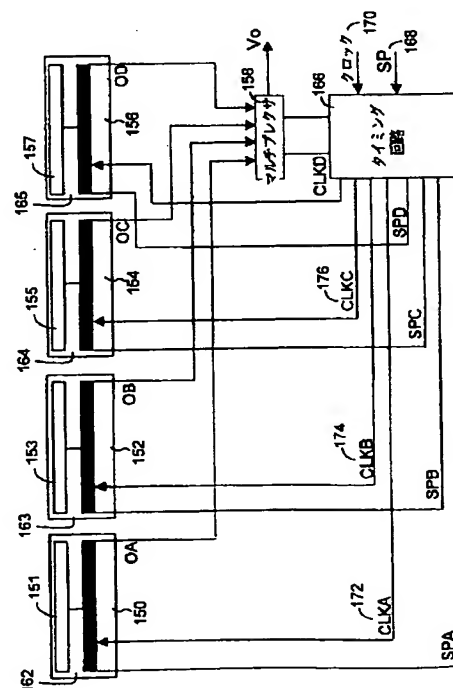
(74) 代理人 弁理士 伊東 忠彦 (外1名)

(54) 【発明の名称】 画像センサからの信号読み出しを加速するための検知モジュール

(57) 【要約】

【課題】 通常の画像センサから画素読み取りレートを増加させるために高いセンサクロック信号を実現し、スキャン対象から高解像度で高速度の画像を発生する応用に特に適している光検知モジュールを提供する。

【解決手段】 それは画像センサから複数のセグメント化された出力を発生するために並列な多数の読み出し通路を用い、続いてセンサクロック信号から得られた一連の制御信号の下でインターリーブされたスキャン信号を発生するために出力を順次結合する。



(2)

特開平 1 1 - 3 1 3 1 9 2

1

2

【特許請求の範囲】

【請求項 1】 画像センサと；クロックサイクル T を有するクロック信号に応答し、複数の制御信号を発生するタイミング回路と；画像センサに結合され、同数のセグメント化されたスキャン信号を発生する多数の読み出し通路と；同数の入力有するマルチプレクサとからなり、制御信号はそれぞれクロックサイクル T だけ遅延され、各読み出し通路はそれぞれ、独立に制御信号の一つにより制御され、セグメント化されたスキャン信号の一つを発生し、該入力のそれぞれはセグメント化されたスキャン信号の一つを受け、マルチプレクサはインターリーブされたスキャン信号を発生するためにクロック信号に応答して連続的にセグメント化されたスキャン信号をサンプリングする、信号読み出し速度を加速する検知モジュール。

【請求項 2】 インターリーブされたスキャン信号を通常のスキャン信号に並べ替える順序づけプロセッサを更に含む請求項 1 記載の検知モジュール。

【請求項 3】 画像センサは複数の光検知器を有し、各光検知器はそれぞれ一画素の信号を発生する請求項 1 記載の検知モジュール。

【請求項 4】 画像センサは光検知器の二次元配列である請求項 3 記載の検知モジュール。

【請求項 5】 画像センサは光検知器の一次元配列である請求項 3 記載の検知モジュール。

【請求項 6】 各読み出し通路はスイッチ配列と局部ビデオバスを有し、スイッチ配列は複数の読み出しスイッチを有し、その各々は局部ビデオバスに結合され、各スイッチ配列内の各読み出しスイッチはそれぞれ画像センサ内の光検知器のそれぞれに結合される請求項 5 記載の検知モジュール。

【請求項 7】 各読み出し通路はそれぞれその中の読み出しスイッチを順次オンすることによりセグメント化されたスキャン信号をそれぞれ発生する請求項 6 記載の検知モジュール。

【請求項 8】 各読み出し通路は複数のメモリセルからなるシフトレジスタを含み、それぞれのメモリセルは光検知器から画素信号のそれぞれ一つを受ける請求項 5 記載の検知モジュール。

【請求項 9】 各シフトレジスタはセグメント化されたスキャン信号のそれぞれの一つを発生するよう制御信号の一つに応答してメモリセルのそれぞれの画素信号をシリアルにシフトアウトする請求項 6 記載の検知モジュール。

【請求項 10】 M 個の仮想群に分割された N 個の光検知器を有し、仮想群のそれぞれが K 個の光検知器を有し、 $K = N/M$ である画像センサと；クロックサイクル T を有するクロック信号に応答し、M 個の制御信号を発生するタイミング回路と；M 個のセグメント化されたスキャン信号をそれぞれ、独立に発生する M 個の読み出し通路と；M 個の入力有するマルチプレクサとからなり、制

御信号はそれぞれ連続的に、相対的にクロックサイクル T だけ遅延され、 T/M の周期を有し、M 個の各読み出し通路はそれぞれ、M 個の仮想群の一つと結合され、タイミング回路からの制御信号の一つにより制御され、M 個のセグメント化されたスキャン信号の一つを発生し、該 M 個の入力のそれぞれは M 個のセグメント化されたスキャン信号の一つを受け、マルチプレクサはインターリーブされたスキャン信号を発生するためにそれぞれクロック信号に応答して連続的に M 個のセグメント化されたスキャン信号をサンプリングする信号読み出し速度を加速する検知モジュール。

【請求項 11】 インターリーブされたスキャン信号を通常のスキャン信号に並べ替える順序づけプロセッサを更に含む請求項 10 記載の検知モジュール。

【請求項 12】 マルチプレクサの M 個の入力の一つと連絡する局部ビデオバスと；M 個の仮想群の一つの N 個の光検知器の一つに局部バスをそれぞれ結合する K 個の読み出しスイッチとからなる M 個の読み出し通路のそれぞれが M 個の仮想群の一つに対応する請求項 10 記載の検知モジュール。

【請求項 13】 N 個の光検知器のそれぞれは光に曝されたときに画素信号を発生し、局部ビデオバスはそれぞれの K 個の光検知器から K 個の画素信号を受け、次に M 個のセグメント化されたスキャン信号の一つを発生するよう $K * T$ サイクルを有する請求項 12 記載の検知モジュール。

【請求項 14】 K 個の読み出しスイッチは局部バスに K 個の画素信号を読み出すためにタイミング回路からの制御信号の一つにより順次、それぞれオンされる請求項 13 記載の検知モジュール。

【請求項 15】 N 個の光検知器のそれぞれは光に曝されたときに画素信号を発生し、M 個の仮想群の一つに対応する M 個の読み出し通路のそれぞれは画像センサと結合された M 個のシフトレジスタからなり、M 個のシフトレジスタのそれぞれは制御信号の一つにより独立して制御される請求項 10 記載の検知モジュール。

【請求項 16】 M 個のシフトレジスタのそれぞれは K 個のメモリセルを含み、K 個のメモリセルのそれぞれは N 個の光検知器の一つからの画素信号を保持する請求項 15 記載の検知モジュール。

【請求項 17】 M 個のシフトレジスタはクロック T で画素信号を K 個のメモリセルの一つから K 個のメモリセルの他へシフトアウトすることによりセグメント化されたスキャン信号の一つを発生する請求項 16 記載の検知モジュール。

【請求項 18】 M 個のシフトレジスタのそれぞれは K 個の画素信号をシフトアウトし、次に M 個のセグメント化されたスキャン信号の一つを発生するよう $K * T$ サイクルを有する請求項 17 記載の検知モジュール。

【発明の詳細な説明】

(3)

特開平 1 1 - 3 1 3 1 9 2

3

4

【 0 0 0 1 】

【発明の属する技術分野】本発明は単色及びカラースキャンシステムに関し、より詳細には対応する複数の検知セグメントから並列に複数の出力を発生し、その後でスキャン機構からの信号読み出し速度を増加するよう、複数の出力を結合するスキャン機構に関する。

【 0 0 0 2 】

【従来の技術】テキスト及びグラフィックのような紙に基づく対象を後で解析し、配布し、アーカイブすることが可能な電子的フォーマットに変換するために必要な光学的スキャナの多くの応用がある。最も人気のある光学的スキャナの一つは写真及び紙を含む対象を例えばウェブページを作り光学的文字認識をなすために用いられ得る画像に変換するフラットベッドスキャナである。他の光学的スキャナはスキャン手段を提供するためにキーボードとコンピュータモニタとの間に配置され、又はキーボードと一体化されるために充分小さく邪魔にならない、いわゆるシートフィーダー型スキャナである。ほとんどの光学的スキャナはその出力が一般的なデジタル画像フォーマットである場合には画像スキャナと称される。

【 0 0 0 3 】画像スキャナは一般に対象の光学的スキャンを電子画像に変換する検知モジュールを含む。検知モジュールは照明システム、光学系、画像センサ、出力回路からなる。照明システムはスキャンされる対象を照明するために用いられる。光学系はスキャン対象から反射された光を画像センサに向け、その上に合焦させるために用いられる。画像センサは光を検知しそれに比例した画素信号を発生する複数のフォトダイオード又はフォトキャパシタからなり、以下に光検知器と称する。故に対応する画素信号は反射光がその上に合焦されるときに画像センサにより発生され、出力回路は画素信号がその後のシステムで処理され、記憶されるために適切なフォーマットに変換されるよう用いられる。

【 0 0 0 4 】画像センサは相補的金属酸化物半導体 (CMOS) 又は電荷結合デバイス (CCD) の形であり、一次元配列又は二次元配列のいずれかで実施される。画像センサの動作はしばしば2つの処理からなり、第一は光集積 (integration) 処理であり、第二は読み出し処理である。光集積処理では各光検知器は反射光の入射光子を捕捉し、これらの光子の全体の量を電荷又は画素信号として記録する。光集積処理の後に光検知器はマスクされ、それにより更なる光子は捕捉されず、その間に光検知器は読み出し処理を開始し、その間に各光検知器に記憶された画素信号はそれぞれ読み出し通路を介してデータバス又はビデオバスに読み出される。読み出し通路は画素信号をデータバスに搬送する中間的な処理である。より詳細にはCMOSの場合には読み出し通路はそれぞれが光検知器の一つをデータバスに結合するための複数の読み出しスイッチからなるスイッチ配列

である。光検知器の画素信号は読み出しスイッチを順次データバスにオンすることにより読み出される。画像配列にN個の光検知器がある場合にN個の読み出しスイッチが読み出し通路にあり、一のスイッチをオンし、データバスに一つの画素信号を読み出すためにセンサクロック信号の一クロックサイクルかかり、故にN個の画素信号の全てを読み出すためにセンサクロック信号のNクロックサイクルかかる。CCDの場合には読み出し通路はシフトレジスタである。シフトレジスタは画像センサの光検知器の数と同数のメモリセルからなり、各メモリセルはそれぞれの光検知器からの一画素の信号を保持する。画素信号はそれに並列に結合されたシフトレジスタにダンプされる。次にシフトレジスタ内の画素信号は一のメモリセルから他へ、レジスタからデータバスへ一度に一画素づつシリアルにシフトされる。換言すると、画像配列内にN個の光検知器が存在し、一画素信号を読み出すのに一クロックサイクルが必要な場合にはN画素の全てを読み出すためにNクロックサイクルかかる。実際にはNは通常大きい数であり、読み出し時間はNに比例する。読み出される画素信号を増加するためにしばしば用いられる方法はセンサクロック信号のクロックサイクルを増加することである。

【 0 0 0 5 】多くのフラットベッド及びシートフィーダスキャナは一次元画像センサを用いている。これはスキャン対象又は画像センサのいずれかが、スキャン対象が完全にスキャンされるように相互に動かされる必要がある。スキャン対象が8.5インチx11インチの標準の大きさを有する一枚の紙であり、得られた画像がインチ当たり300ドット (300 dpi) である場合にはNは紙の縁を考慮した場合には少なくとも2550以上が必要である。スキャナがカラー再生が可能なときに、同じスキャン対象が複数回スキャンされ、読み出し時間はより長くなる。例えば、Scan vision社から市販されている接触画像センサモジュールSV351A4Cはグレー画像に対して300 dpiで9インチ幅のラインをスキャンするために1.5 msecかかるが、カラー画像に対しては同じものをスキャンするのに7.5 msかかる。スキャン対象の大きさが長い場合にはその画像全体に対する累積時間は顕著に長くなる。読み出し時間はセンサクロック信号のクロックサイクルを増加することにより減少されうるが、読み出し速度は事実上読み出し通路の内部機構により制限される。多数の並列な読み出しスイッチは大きな容量のコンデンサを不可避免的に形成し、これは画素信号が後段の信号増幅器により増強されたときに、その増幅器の充電速度を顕著に遅らせる。シフトレジスタ内の多数のメモリセルは画素信号の一のメモリセルから他へのシフトでの劣化を引き起こす。故にコストのかかる高速画像センサを必要としないで読み出し速度を増加するために高いクロックサイクルを有するセンサクロック信号を実現可能な検知モジ

(4)

特開平11-313192

5

ジュールに対する大きなニーズが存在する。

【0006】

【発明が解決しようとする課題】本発明の目的は画像センサからの信号読み出し速度を増加するためにより高いクロック信号を用いるために通常の画像センサの能力を増強するような一般的な解決策を提供することにある。

【0007】

【課題を解決するための手段】本発明は上記の問題の研究及び高解像度スキャナへの応用によりなされた。開示される発明により高いクロックサイクル信号が対象をスキャンした高解像度画像を形成するよう適用されたときに画素読み出し時間は顕著に改善される。現在市販されているスキャナは画像解像度が検知モジュール内の読み出し通路の内部機構により、印加された高クロックサイクル信号にもかかわらずある値に達したときに顕著な遅延を被る。本発明の検知モジュールは画像センサからいくつかのセグメント化された出力を同時に形成するために多数の並列な読み出し通路を用い、故にセンサクロック信号から得られた一連の制御信号の下でインターリーブされたスキャン信号を形成するために出力を結合する。センサクロック信号のタイミングを用いるいくつかの並列にセグメント化された出力の構成は画像検知モジュール内の従来の読み出しからの根底的なシフトであり、信号読み出し速度が顕著に増加される一方でより高いセンサクロック信号に対する付加的な要求がない。

【0008】開示された検知モジュールは画素信号を発生する画像センサと、画素信号からセグメント化されたスキャン信号を発生する多数の読み出し通路と、セグメント化されたスキャン信号を結合するマルチプレクサと、センサクロック信号から得られた多数の制御信号を発生するタイミング制御回路とからなる。画像センサは複数の光検知器からなり、好ましくは仮想群に等しく分割され；各仮想群の画素信号は同時に読み出し通路の一つにより読み出される。本発明の一つの特徴により、読み出し通路は局部ビデオバスに結合されたスイッチ配列であり、各スイッチ配列は複数の読み出しスイッチを有し、各読み出しスイッチはそれぞれ一つの光検知器をそれぞれの局部ビデオバスに結合する。制御信号のシーケンスにより制御され、各スイッチ配列の読み出しスイッチは一のセグメント化されたスキャン信号を形成するために制御信号のクロックサイクル速度で一の仮想群の光検知器のそれぞれの画素信号をそれぞれの局部ビデオバスに読み出すために連続的にオンされ、即ちそれを通して通過することが許容される。全てのセグメント化されたスキャン信号はインターリーブされたスキャン信号を連続的に発生するためにマルチプレクサにより多重化される。

【0009】本発明の他の特徴により読み出し通路はシフトレジスタである。シフトレジスタのそれぞれは複数のメモリセルからなり、各シフトレジスタ内のメモリセ

6

ルの数は各仮想群内の光検知器の数と同じである。各仮想群の光検知器の画素信号はメモリセルにそれぞれダンプされ、それからセグメント化されたスキャン信号を同時に発生するためにシフトレジスタのそれぞれで一のセルから他へシフトを開始する故に、シフトレジスタの数と同じ数のスキャン信号が存在する。マルチプレクサはシフトレジスタ及びマルチプレクサから各スキャン信号を受け、タイミング制御回路の制御の下でスキャン信号をシーケンシャルに多重化し、完全なインターリーブされたスキャン信号を発生する。

【0010】加えて、順序（order）回路がインターリーブされたスキャン信号の画素を通常のスキャン信号に並び替える。本発明の一実施例によれば、画像センサと；クロックサイクルTを有し、複数の制御信号を発生するタイミング回路と；画像センサに結合され、同数のセグメント化されたスキャン信号を発生する多数の読み出し通路と；同数の入力を持つマルチプレクサとからなり、各読み出し通路はそれぞれ、独立に制御信号の一つにより制御され、セグメント化されたスキャン信号の一つを発生し、該入力のそれぞれはセグメント化されたスキャン信号の一つを受け、マルチプレクサはインターリーブされたスキャン信号を発生するためにクロック信号にตอบสนองして連続的にセグメント化されたスキャン信号をサンプリングする信号読み出し速度を加速する検知モジュールが提供される。

【0011】従って、本発明の目的は画像センサからの信号読み出し速度を増加するためにより高いクロック信号を用いるために通常の画像センサの能力を増強するような一般的な解決策を提供することにある。

【0012】

【発明の実施の形態】本発明の他の目的は以下に図面に記載された実施例の説明から得られる本発明の例により達成される。本発明のこれらの及び他の特徴、利点は以下に図面を参照して、請求項及び以下の説明によってより明らかとなる。

【0013】図面を参照するに類似の符号はいくつかの図を通して類似の部品を示す。図1は本発明が実施される構成のシステムを示す。符号100は紙に基づくスキャン対象102を対応する画像104に変換する処理又はスキャナを示す。紙に基づくスキャン対象102はテキスト、グラフィック、表、等々のような白黒又はカラープリントされた情報を含む一枚の紙である。画像104は複数の画素からなり、各画素はスキャン対象102の対応するドットからスキャナ100内のセンサ上に到達した光の反射の濃度を表す数値により表される。例えば紙に基づくスキャン対象102は8.5インチx11インチの紙であり、得られた画像104は850x1100画素の大きさで、8ビットフォーマットを有し、これはスキャン対象102の各インチ平方は100x100画素を表すことを意味する。インチ平方内の全ての

(5)

特開平 1 1 - 3 1 3 1 9 2

7

画素が 2 5 5 である場合にはスキャン対象 1 0 2 の対応するインチ平方は白であり反対にインチ平方内の全ての画素が 0 である場合にはスキャン対象 1 0 2 の対応するインチ平方は黒である。いかなる画素も 0 と 2 5 5 との間の値を有し、即ちグレースケールはスキャン対象 1 0 2 の内容の変化を表す。スキャナ 1 0 0 がカラーの再現が可能となときには画像 1 0 4 は 3 つの独立したグレースケール画像からなり、それぞれは通常赤、緑、青色強度を表す。換言するとスキャン対象 1 0 2 の各ドットは [1 2, 3 4, 1 2 9] のような 3 つの強度値のマトリックスにより表される。スキャナ 1 0 0 は検知モジュール 1 0 6、後段信号処理回路 1 0 8、作業メモリ 1 1 0 からなる。本発明は検知モジュール 1 0 6 で好ましくは実施され、故にスキャナ 1 0 0 の他のプロセッサ又はハードウェアは本発明の特徴を不用に妨害しないようにするために詳細には記載していない。

【 0 0 1 4 】図 2 を参照するに典型的な検知モジュールの断面図を示す。カラー光源 1 1 4 はカバーガラス 1 1 2 上のスキャン対象に例えば赤、緑、青色光のような 3 つの異なる照明を供給する。図示されていないスキャン対象はスキャン側が光源 1 1 4 により照明されるようにカバーガラス 1 1 2 上に表を下にして配置された一枚の紙である。カバーガラス 1 1 2 は透明であり、紙が適切にスキャンされるように合焦手段を設ける。光源 1 1 4 は符号 1 1 6 で示されるように紙の上に光を出射するときにカバーガラス 1 1 2 を通して紙から反射された光が光学レンズ 1 1 8 に向けられ、これは一般に一对一の正立した傾斜した屈折率のマイクロ（円柱又はロッド）レンズの配列である。本発明は光学レンズ及び光源とは無関係である。この構成での特定の光源及びレンズ配列の使用は本発明の記述を簡単にするが、それを制限するものではない。光学レンズ 1 1 8 の下で CMOS 又は CCD デバイス作られた光検知器の配列からなる画像センサ 1 2 0 が存在する。配列は一次元配列又は二次元配列であり、しばしばリニアセンサ又はエリアセンサとそれぞれ称される。以下の説明はリニアセンサに基づいているが、本発明の原理は同様に二次元配列にも等しく適用可能なことは当業者には明らかである。光学レンズ 1 1 8 は反射光を反射光の強度を比例的に表す電気信号に変換する光検知器上に反射光を集める。電子信号は次にコネクタ 1 2 4 を通してメモリ装置 1 1 0 に結合されたデータバス 1 2 2 に転送される。

【 0 0 1 5 】カバーガラス 1 1 2 上の紙が完全にスキャンされるためには紙と画像センサ 1 2 0 は相互に対向するよう動かされなければならない。フラットベッドスキャナでは紙は静止したまま保たれ、一方で画像センサは固定された速度で紙に沿って動くよう駆動される。シートフィードスキャナでは画像センサ 1 2 0 は静止したまま保たれ、紙が固定された速度で画像センサに沿って動かされる。両方の場合に動きは図示されない運動機構に

8

よりなされ、それによりスキャン解像度が決定される。換言すると動きの速度は得られた画像の垂直方向解像度を決定する故に発振器から発生されたセンサクロック信号により同期される。

【 0 0 1 6 】紙の一ラインがスキャンされるときに、カバーガラス 1 1 2 上の紙は静止したままである。一ラインがスキャンされた後に、紙は運動機構により一スキャンラインだけ前進される。動く距離は垂直解像度に依存する。カラー画像が発生されるときに、光源 1 1 4 はまず赤い光を出射する。この赤い光は紙に向けられ、反射光は光学レンズ 1 1 8 により画像センサ 1 2 2 上に合焦する。画像センサ 1 2 2 は反射光を集積し、それぞれが画素値を表す一連の画素信号を発生する。次に画素はデータバス 1 2 2 に一度に一つ順次読み出され、コネクタ 1 2 4 が図 1 のメモリ 1 1 0 のようなメモリ装置に接続される。読み出し処理は以下により詳細に説明する。赤い光に対するスキャン処理の後に同じ処理がそれぞれ緑の光と青の光に対して繰り返される。

【 0 0 1 7 】画素読み出し時間は画像センサが多数の光検知器を有する、即ち一スキャンラインの画素数が多い場合にはかなりの長さになる。本発明の原理を完全に理解するために図 3 に検知モジュールの内部機能図を示す。本発明の一実施例によれば光源 1 1 4 は 3 つの発光ダイオード（LED）からなり、それぞれ緑 1 3 2、赤 1 3 4、青 1 3 6 のダイオードであり、それぞれのコネクタ 1 3 8、1 4 0、1 4 2 で「オン」信号によりそれぞれ連続的に制御される。緑 1 3 2、赤 1 3 4、青 1 3 6 のダイオードは適切な電圧である「オン」信号がそれぞれのコネクタ 1 3 8、1 4 0、1 4 2 に印加されたときにオンされ、ここでスキャンされた対象の赤、緑、青成分を表す 3 つの強度画像が発生される。単色のスキャンに対しては LED ダイオードの一つのみが、好ましくは緑が一の強度画像のみが発生するようにオンされる。ロッドレンズ配列 1 1 8 はスキャン対象から反射光を集め、それを画像センサ 1 2 0 上に合焦する。画像センサ 1 2 0 は、たとえば N 個の光検知器からなる。各光検知器は各集積処理中にその上に投射された光を収集し、画素信号を発生する。集積処理の完了で、一的光検知器により発生されたそれぞれは読み出しスイッチ配列 1 4 0 を介してスキャン信号としてビデオバス 1 3 9 に順次（シーケンシャルに）読み出される。スイッチ配列 1 4 0 は画像配列 1 2 0 の光検知器の数と同じ数の読み出しスイッチからなる。各読み出しスイッチは適切な電圧がそれにわたり印加されるときにオン又は「導通」となるダイオードにより実現されることは当業者には明らかである。図に示されるようにスキャン信号プロセッサは利得及びオフセット制御回路 1 4 2 に結合される。スキャン信号は利得及びオフセット制御回路 1 4 2 で所望の調整をなすよう増幅及びオフセットを含む処理をされる。

【 0 0 1 8 】スイッチ配列 1 4 0 は画像センサが CCD

(6)

特開平 1 1 - 3 1 3 1 9 2

9

であるときには、シフトレジスタにより置き換え可能である。シフトレジスタは光検知器 1 2 0 の数と同じ数のメモリセルからなる。集積処理の終了で、画素信号は一のクロックサイクルで一のメモリセルから他へシリアルにシフトされ、それに続いてビデオバス 1 3 9 のスキャン信号を発生する。

【0019】図 4 はプリント回路基板 (P C B) レベルでの本発明の一実施例を示し、これは図 3 を参照するものである。1 6 2、1 6 3、1 6 4、1 6 5 を参照するに 4 つの読み出し通路が示され、各々は局部ビデオバス 1 5 0、1 5 2、1 5 4、又は 1 5 6 及びスイッチ配列 1 5 1、1 5 2、1 5 4、又は 1 5 6 からなる。4 つの読み出し通路のそれぞれは画像センサの一部分の画素信号を読み出すように応答可能である。換言すると、画像センサは 4 つの群又は仮想群に仮想的に、好ましくは等しく分割され、その各々は読み出し通路の一つに結合され、故にビデオバス 1 5 0、1 5 2、1 5 4、又は 1 5 6 は局部バスと称される。4 つの局部ビデオバス 1 5 0、1 5 2、1 5 4、1 5 6 は同時に 4 つのそれぞれセグメント化されたスキャン信号を発生し、それらは図 3 に符号 1 3 9 で示されるような通常のビデオバスでのインターリーブされたスキャン信号を発生するよう結合される。

【0020】4 つの読み出し通路 1 6 2、1 6 3、1 6 4、1 6 5 はまた C C D の場合には 4 つのシフトレジスタを用いて実現可能である。本発明の特徴をわかりやすく説明するために、以下の図には C M O S の場合に局部ビデオバス及びスイッチ配列を用いる場合に基づいているが、以下の説明が C C D の場合にシフトレジスタに同じように適用されることは当業者に明らかである。

【0021】4 つの読み出し通路 1 6 2、1 6 3、1 6 4、1 6 5 のそれぞれは図 3 に示すことが可能であり、その動作は説明された。各局部ビデオバス 1 5 0、1 5 2、1 5 4、1 5 6 はそれぞれのスイッチ配列に結合され、これは好ましくはその等しい数の読み出しスイッチからなる。例えば M 個の読み出し通路が存在し、そのそれぞれは K 個の読み出しスイッチからなり、それにより K 掛ける M が画像センサ内の光検出器の総数に等しい。より詳細には画像配列が 2 7 0 0 個の光検出器からなり、4 つの読み出し通路が用いられ、4 つのスイッチ配列のそれぞれが 6 7 5 個の読み出しスイッチを有する場合に、各光検出器は一の読み出しスイッチのみに結合される。4 つの群、即ち 4 つのスイッチ配列及び 4 つの局部バスに仮想的に分割された画像センサは本発明の制限を意味するものではなく、本発明を例示的に説明するための特殊な実施例である。

【0022】画像センサが読み出しフェイズを開始するときに、光検出器の全ての電荷は読み出しスイッチを介して 4 つの局部バスに同時に読み出され、かく局部ビデオバスはそれぞれセグメント化されたスキャン信号 O

10

A、O B、O C、O D を発生する。スキャン信号の 4 つの連続するセグメントを表す 4 つのセグメント化されたスキャン信号 O A、O B、O C、O D はマルチプレクサ 1 5 8 に接続され、これは 4 つのセグメント化されたスキャン信号 O A、O B、O C、O D を順次多重化するために用いられ、図示されない利得及びオフセット制御回路に結合され、通常のビデオバスに出力されるインターリーブされた信号 V o を発生する。

【0023】4 つのセグメント化されたスキャン信号 O A、O B、O C、O D がインターリーブされた信号 V o を発生するために如何に多重化されるかを説明する前に、4 つの局部ビデオバス 1 5 0、1 5 2、1 5 4、1 5 6 を制御するためにセンサクロック信号からそれぞれ得られる 4 つの制御信号を説明する必要がある。図 5 は一組の信号波形を示す。符号 1 7 0 はクロックサイクル T を有するセンサクロック信号である。センサクロック信号 1 7 0 がスキャナの発振回路から得られることは当業者には明らかである。制御信号 C L K A 1 7 2、C L K B 1 7 4、C L K C 1 7 6、C L K D 1 7 8 はセンサクロック信号 1 7 0 から得られ、それぞれは下りのエッジ 1 8 2、1 8 4、1 8 6、1 8 8 により示されるクロックサイクル T により規則的に遅延される。制御信号の各クロックサイクルはセンサクロック信号 1 7 0 のその 4 倍であることが図に示されている。図 4 のタイミング回路 1 6 6 はセンサクロック信号 1 7 0 を受け、制御信号 C L K A 1 7 2、C L K B 1 7 4、C L K C 1 7 6、C L K D 1 7 8 を発生する。多くの市販されているカウンタはタイミング回路 1 6 6 を実現するよう利用され、好ましくはアプリケーションスペシフィック集積回路 (A S I C) で実現される。1 9 0、1 8 2、1 9 4、1 9 6 を参照するに、これらは図 4 の 4 つの局部バス 1 5 0、1 5 2、1 5 4、1 5 6 からのそれぞれセグメント化されたスキャン信号である。4 つのスイッチ配列 5 1、1 5 3、1 5 5、1 5 7 はそれぞれの制御信号 C L K A 1 7 2、C L K B 1 7 4、C L K C 1 7 6、C L K D 1 7 8 の下りエッジに応答し、そのようなエッジの一つは 1 8 2、1 8 4、1 8 6、1 8 8 により示され、それぞれの光検出器からそれぞれの局部バス 1 5 0、1 5 2、1 5 4、1 5 6 への画素信号を読み出すためにその読み出しスイッチの一つをオンし、4 つのそれぞれセグメント化されたスキャン信号 1 9 0、1 9 2、1 9 4、1 9 6 を得る。画素信号読み出し時間、即ちセグメント化されたスキャン信号を発生するのにかかる時間はスイッチ配列の数を無視してスイッチ配列の全ての読み出しスイッチを順次オンするのにかかる時間である。

【0024】図 4 を参照するにタイミング回路 1 7 0 は 4 つの制御信号 C L K A 1 7 2、C L K B 1 7 4、C L K C 1 7 6、C L K D 1 7 8 を発生し、各々は 4 つのスイッチ配列の動作をそれぞれ、独立に制御する。加えて

(7)

特開平 1 1 - 3 1 3 1 9 2

11

タイミング回路 1 7 0 はマルチプレクサ 1 5 8 の動作を制御するためにセンサクロック信号 1 7 0 を送る。センサクロック信号 1 7 0 の全ての上リエッジに対して、マルチプレクサは 4 つの到来したスキャン信号 O A, O B, O C, O D の一つをサンプルする。例えばスキャン信号 O A, O B, O C, O D は順次 T のレートで図 5 の 1 8 3、1 8 5、1 8 7、1 8 9 でサンプルされる。4 つの局部ビデオバスからの画素信号の読み取りレートはなお各サイクル T に等しく、なお一の画素信号を発生し、各スイッチ配列から生じた固有のコンデンサの容量は顕著に減少され、これにより画像センサからの画素読み出しレートを更に増加するためにより高いシステムクロックを印加することが可能となる。一般に画像センサ内に N 個の光検出器と M 個のスイッチ配列が存在し、M 個のスイッチ配列のそれぞれが K 個の読み出しスイッチからなり、 $K = N / M$ であることが光検知器からの画素信号を収容するために用いられる場合には読み出しレートは T / M のサイクルを有するより高いセンサクロックが印加された場合に高速度画像センサを必要とせず潜在的に M 倍改善されうる。換言すると本発明によれば通常の画像センサはより高いセンサクロック信号を用いることが可能となる。

【0 0 2 5】読み出し通路 1 6 2、1 6 3、1 6 4、1 6 5 は 4 つのシフトレジスタを用いて実現されうことは当業者には明らかである。レジスタのそれぞれは画像センサの仮想群のそれぞれの光検知器として同数のメモリセルからなる。読み出しスイッチの配列を通して読み出す代わりに、画素信号はメモリセルにダンプされ、次にセグメント化されたスキャン信号 O A, O B, O C, O D を発生するために一度に一画素ずつシフトすることによりデータバスに読み出される。

【0 0 2 6】マルチプレクサからの出力 V_o は上記のようにインターリーブされたスキャン信号である。図 6 を参照するにインターリーブされた信号を発生するために 4 つの読み出し通路からの処理を例として示している。4 つの読み出し通路 2 0 2、2 0 4、2 0 6、2 0 8 が存在し、各々はそれぞれ 5 つの読み出しスイッチを有する。2 0 画素が順次画像センサ内の対応する光検出器からラベルされる。順に番号付けされた 2 0 の画素は 4 つの読み出し通路 2 0 2、2 0 4、2 0 6、2 0 8 からの 4 つのセグメント化されたスキャン信号を表す。図 5 の $CLKA172$ 、 $CLKB174$ 、 $CLKC176$ 、 $CLKD178$ のようなそれ自体のクロック信号により制御される 4 つの読み出し通路 2 0 2、2 0 4、2 0 6、2 0 8 が図 5 にそれぞれ対応する下向きのエッジ 1 8 2、1 8 4、1 8 6、1 8 8 により生ずる符号 1 8 3、1 8 5、1 8 7、1 8 9 で示される一のシステムクロックサイクルで一画素ずつよみだされる時にマルチプレクサ 2 1 0 は例えば O A から O D へ 4 つの入力を順次サンプリし、インターリーブされた信号 2 1 2 を発生する。

12

図の番号付けされた画素により示されるように第一、第二、第三、第四の画素は第一、第二、第三、第四のシフトレジスタの第一の画素から得られ、故にインターリーブされたスキャン信号が得られる。一般にインターリーブされたスキャン信号は可視化することは困難であり、順序づけ処理 2 1 4 は光検知器で捕捉されたものを正確に反映する通常のスキャン信号 2 1 6 を発生するために画素を並び替えるよう用いられる。並び替え処理は後段信号処理 1 0 8 又は図 1 のメモリ 1 1 0 内のメモリアドレスシングで用いられ得ることは当業者には明らかである。

【0 0 2 7】本発明は特定の例により十分に詳細に記載されてきた。本発明の実施例の開示は例示のためのみになされ、配置及び部品、段階の組合せの多くの変更は請求項に示される本発明の範囲及び精神から離れることなく当業者により実施されうる。従って本発明の範囲は実施例からではなく請求項による規定される。

【図面の簡単な説明】

【図 1】本発明が実施される構成のシステム的な概略を示す。

【図 2】検知モジュールの一実施例の断面を示す。

【図 3】スキャン対象の色を再現しうる検知モジュールの一実施例の概略を示す。

【図 4】開示された検知モジュールの PCB レベルの実施を示す。

【図 5】センサクロック信号から得られた 4 つの制御信号と 4 つの局部ビデオバスからの対応する 4 つのセグメント化された出力を含む波形信号の一組を示す。

【図 6】一組のセグメント化されたスキャン信号を受けるマルチプレクサからのインターリーブされたスキャン信号出力を示す。

【符号の説明】

1 0 0	スキャナ
1 0 2	スキャン対象
1 0 4	画像
1 0 6	検知モジュール
1 0 8	後段信号処理回路
1 1 0	作業メモリ
1 1 4	光源
1 1 2	カバーガラス
1 1 8	光学レンズ
1 2 0	画像センサ
1 2 2	データバス
1 2 4	コネクタ
1 3 2、1 3 4、1 3 6	発光ダイオード
1 3 8、1 4 0、1 4 2	コネクタ
1 3 9	ビデオバス
1 4 0	スイッチ配列
1 4 2	利得及びオフセット制御回路
1 6 2、1 6 3、1 6 4、1 6 5	読み出し通路

(8)

特開平11-313192

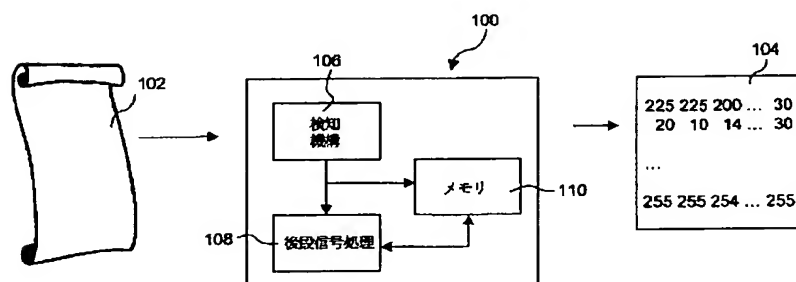
13

150、152、154、156 局部ビデオバス
 151、153、155、157 スイッチ配列
 158 マルチプレクサ
 182、184、186、188 エッジ
 183、185、187、189 システムクロックサ
 イクル
 202、204、206、208 読み出し通路
 210 マルチプレクサ

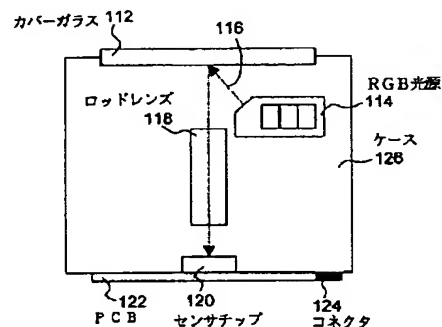
14

214 順序づけ処理
 216 スキャン信号
 OA, OB, OC, OD セグメント化されたスキャン
 信号
 Vo 出力
 CLKA172, CLKB174, CLKC176, C
 LKD178 クロック信号

【図1】

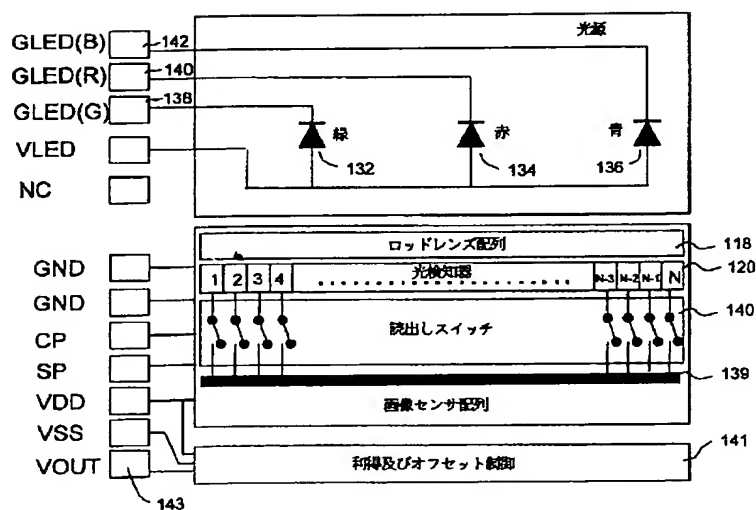


【図2】



SV351A4Cモジュールの断面図

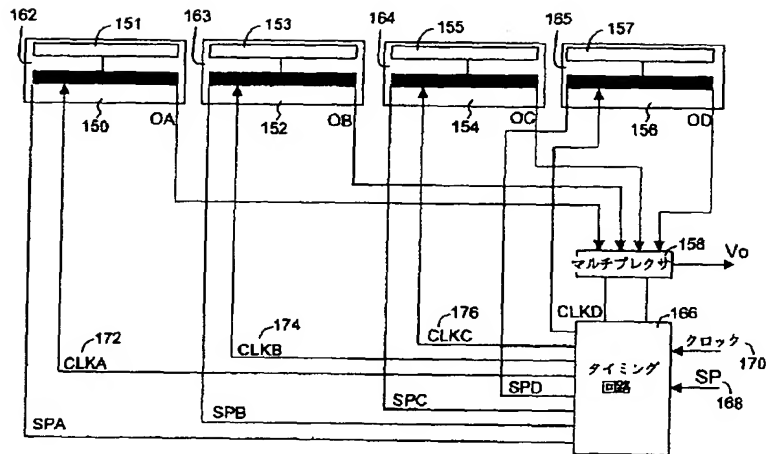
【図3】



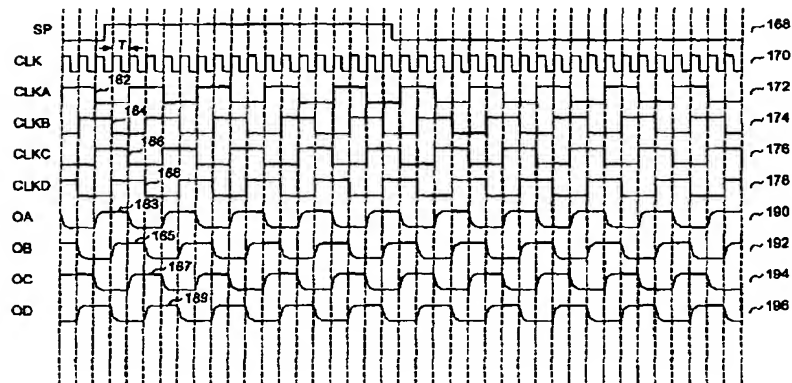
(9)

特開平 11 - 3 1 3 1 9 2

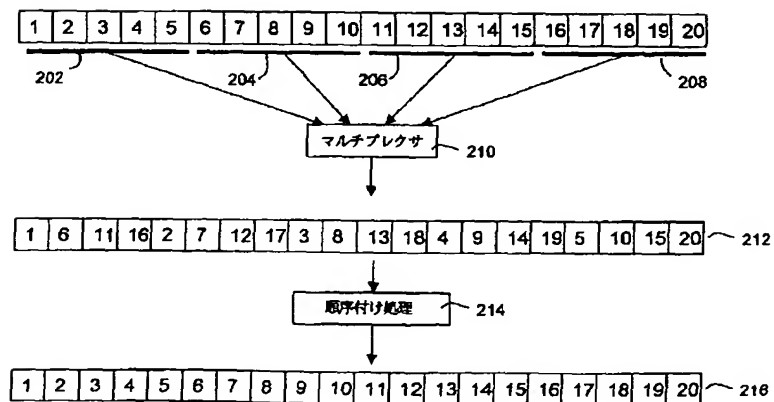
【図 4】



【図 5】



【図 6】



【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】平成13年6月8日(2001.6.8)

【公開番号】特開平11-313192

【公開日】平成11年11月9日(1999.11.9)

【年通号数】公開特許公報11-3132

【出願番号】特願平11-73816

【国際特許分類第7版】

H04N 1/028

1/19

【F I】

H04N 1/028 A

C

1/04 103 Z

【手続補正書】

【提出日】平成12年5月17日(2000.5.17)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正内容】

【特許請求の範囲】

【請求項1】画像センサと；

クロックサイクルTを有するクロック信号にตอบสนองし、複数の制御信号を発生するタイミング回路と；

画像センサに結合され、同数のセグメント化されたスキャン信号を発生する多数の読み出し通路と；

同数の入力有するマルチプレクサとからなり、

制御信号はそれぞれクロックサイクルTだけ遅延され、

各読み出し通路はそれぞれ、独立に制御信号の一つにより制御され、セグメント化されたスキャン信号の一つを発生し、

該入力のそれぞれはセグメント化されたスキャン信号の一つを受け、マルチプレクサはインターリーブされたスキャン信号を発生するためにクロック信号にตอบสนองして連続的にセグメント化されたスキャン信号をサンプリングする、

信号読み出し速度を加速する検知モジュール。

【請求項2】 インターリーブされたスキャン信号を通常のスキャン信号に並べ替える順序づけプロセッサを更に含む請求項1記載の検知モジュール。

【請求項3】 各読み出し通路はスイッチ配列と局部ビデオバスを有し、スイッチ配列は複数の読み出しスイッチを有し、その各々は局部ビデオバスに結合され、各スイッチ配列内の各読み出しスイッチはそれぞれ画像センサ内の光検知器のそれぞれに結合される請求項1記載の検知モジュール。

【請求項4】 M個の仮想群に分割されたN個の光検知器を有し、仮想群のそれぞれがK個の光検知器を有し、 $K = N/M$ である画像センサと；

クロックサイクルTを有するクロック信号にตอบสนองし、M個の制御信号を発生するタイミング回路と；

M個のセグメント化されたスキャン信号をそれぞれ、独立に発生するM個の読み出し通路と；

M個の入力有するマルチプレクサとからなり、

制御信号はそれぞれ連続的に、相対的にクロックサイクルTだけ遅延され、 T/M の周期を有し、

M個の各読み出し通路はそれぞれ、M個の仮想群の一つと結合され、タイミング回路からの制御信号の一つにより制御され、M個のセグメント化されたスキャン信号の一つを発生し、

該M個の入力のそれぞれはM個のセグメント化されたスキャン信号の一つを受け、マルチプレクサはインターリーブされたスキャン信号を発生するためにそれぞれクロック信号にตอบสนองして連続的にM個のセグメント化されたスキャン信号をサンプリングする信号読み出し速度を加速する検知モジュール。

【請求項5】 インターリーブされたスキャン信号を通常のスキャン信号に並べ替える順序づけプロセッサを更に含む請求項4記載の検知モジュール。

【請求項6】 マルチプレクサのM個の入力の一つと連絡する局部ビデオバスと；

M個の仮想群の一つのN個の光検知器の一つに局部バスをそれぞれ結合するK個の読み出しスイッチとからなるM個の読み出し通路のそれぞれがM個の仮想群の一つに対応する請求項4記載の検知モジュール。

【請求項7】 N個の光検知器のそれぞれは光に曝されたときに画素信号を発生し、局部ビデオバスはそれぞれのK個の光検知器からK個の画素信号を受け、次にM個のセグメント化されたスキャン信号の一つを発生するよう $K * T$ サイクルを有する請求項6記載の検知モジュール。

【請求項8】 K個の読み出しスイッチは局部バスにK個の画素信号を読み出すためにタイミング回路からの制御信号の一つにより順次、それぞれオンされる請求項7記載の検知モジュール。

【請求項 9】 N個の光検知器のそれぞれは光に曝されたときに画素信号を発生し、M個の仮想群の一つに対応するM個の読み出し通路のそれぞれは画像センサと結合されたM個のシフトレジスタからなり、M個のシフトレジスタのそれぞれは制御信号の一つにより独立して制御される請求項 4 記載の検知モジュール。

【請求項 10】 M個のシフトレジスタのそれぞれはK個のメモリセルを含み、K個のメモリセルのそれぞれはN個の光検知器の一つからの画素信号を保持する請求項 9 記載の検知モジュール。